



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월22일
 (11) 등록번호 10-1970956
 (24) 등록일자 2019년04월16일

(51) 국제특허분류(Int. Cl.)
 H01L 25/16 (2006.01) H01L 25/07 (2006.01)
 H01L 25/18 (2006.01) H01L 35/16 (2006.01)
 H01L 35/18 (2006.01) H01L 35/32 (2006.01)

(52) CPC특허분류
 H01L 25/16 (2013.01)
 H01L 25/074 (2013.01)

(21) 출원번호 10-2017-0102356
 (22) 출원일자 2017년08월11일
 심사청구일자 2017년08월11일
 (65) 공개번호 10-2019-0017464
 (43) 공개일자 2019년02월20일
 (56) 선행기술조사문헌
 JP2010027986 A*
 KR1020030011159 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 서울대학교산학협력단
 서울특별시 관악구 관악로 1 (신림동)
 성균관대학교산학협력단
 경기도 수원시 장안구 서부로 2066 (천천동, 성균관대학교내)

(72) 발명자
 주영창
 서울특별시 강남구 선릉로 120, 개포 우성2차아파트 15동 505호
 정민우
 대전광역시 유성구 지족북로 33, 노은한화꿈에그린아파트105동 2103호
 이후정
 경기도 시흥시 중심상가로 103, 세종3차아파트 241동 402호

(74) 대리인
 특허법인대한

전체 청구항 수 : 총 2 항

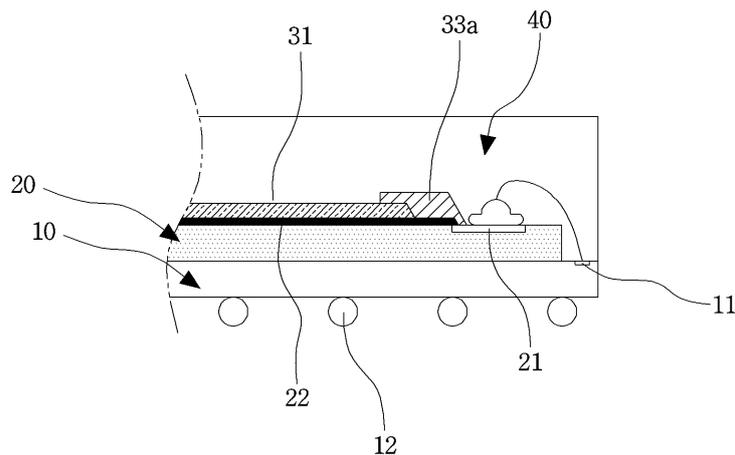
심사관 : 안경민

(54) 발명의 명칭 **온칩 열전소자를 구비한 메모리 칩 패키지**

(57) 요약

본 발명은 온칩 열전소자를 구비한 메모리 칩 패키지에 관한 것으로 보다 상세하게는 접속 패드가 형성되는 기판과 상기의 접속 패드와 연결되는 적어도 하나 이상의 칩 패드와 상층에 패시베이션이 구비되어 상기의 기판에 실장되는 메모리 칩과 상기의 메모리 칩 상층에 구비되는 복수 개의 p형 반도체 및 n형 반도체가 전극에 의하여 직렬 연결되며, p형 반도체 및 n형 반도체의 바이어스 전극이 각각 상기의 칩 패드와 연결되는 열전소자로 구성되어 실장성이 향상되며, 방사형으로 메모리 칩의 집중된 열을 보다 효율적으로 냉각시킬 수 있는 효과가 있다.

대표도 - 도3



(52) CPC특허분류

H01L 25/18 (2013.01)

H01L 35/16 (2013.01)

H01L 35/18 (2013.01)

H01L 35/32 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711041128

부처명 미래창조과학부

연구관리전문기관 한국산업기술평가관리원

연구사업명 전자정보디바이스산업원천기술개발

연구과제명 모바일 부품의 수평냉각을 통한 에너지 저감 기술 개발

기여율 1/1

주관기관 서울대학교산학협력단

연구기간 2016.06.01 ~ 2017.05.31

명세서

청구범위

청구항 1

온칩 열전소자를 구비한 메모리 칩 패키지에 있어서,

접속 패드(11)가 형성되는 기판(10);과

상기 접속 패드(11)와 연결되는 적어도 하나 이상의 칩 패드(21)와 상측에 패시베이션(passivation, 22)이 구비되어 상기 기판(10)에 실장되는 메모리 칩(20);과

상기 메모리 칩(20) 상측에 구비되는 복수 개의 p형 반도체(31) 및 n형 반도체(32)가 전극(33)에 의하여 직렬 연결되며, p형 반도체(31) 및 n형 반도체(32)의 바이어스 전극(33a)이 각각 상기 칩 패드(21)와 연결되는 열전소자(30);로 구성되고,

상기 p형 반도체(31)와 n형 반도체(32)는 방사형으로 교대 배치되어 구성되며, 상기 p형 반도체(31)와 n형 반도체(32)는 내 측에서 외 측으로 갈수록 면적이 커지게 이루어지며,

상기 기판(10) 하부에는 솔더 볼(solder ball, 12)이 구비되고, 상기 메모리 칩(20) 및 열전소자(30) 상측에는 몰드 콤파운드(mold compound, 40)에 의하여 코팅되는 것을 특징으로 하는 온칩 열전소자를 구비한 메모리 칩 패키지.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제 1항에 있어서,

상기의 p형 반도체(31)는 Sb_2Te_3 를, n형 반도체(32)는 Bi_2Te_3 를 박막 증착하여 형성되며 두께는 각각 9 ~ 10 μm 인 것을 특징으로 하는 온칩 열전소자를 구비한 메모리 칩 패키지.

발명의 설명

기술 분야

[0001] 본 발명은 온칩 열전소자를 구비한 메모리 칩 패키지에 관한 것으로 보다 상세하게는 수평형 박막의 열전소자가 온칩(On-Chip) 형태로 메모리 소자와 결합하여 열점 제어를 통하여 메모리 소자의 냉각 및 누설 전력 최소화를 위한 온칩 열전소자를 구비한 메모리 칩 패키지에 관한 것이다.

배경 기술

[0002] 일반적으로, 메모리는 기억장치로서 정보를 기록하여 저장하거나 판독할 수 있는 기능을 갖는 장치이다. 특히, 정보를 저장하고 필요한 시점에 꺼내어 쓸 수 있는 반도체 소자회로의 단위를 메모리소자라 한다. 이는 컴퓨터, 생활 가전, 모바일 기기 등 다양한 분야에 널리 이용되고 있다.

[0003] 특히, 모바일 기기 및 웨어러블 기기에 경우 신체의 피부와 직접 접촉되는 시간이 비교적 많기 때문에 메모리 소자의 발열로 인한 소자 자체의 수명 감소와 누설 전력으로 인한 에너지 손실 증가, 주변 부품 파손은 물론 사

용자가 화상을 입는 문제점이 발생하기도 한다.

[0004] 이에 따라, 메모리 소장의 과열을 방지하기 위하여 강제적으로 속도를 낮추는 스로틀링(throttling)과 냉각팬 등과 같이 다양한 냉각 시스템이 공지되어 있다.

[0005] 이 중 열전소자는 펠티에 효과(Peltier effect)에 의한 흡열 또는 발열을 이용한 것으로 일반적으로 p형 반도체와 n형 반도체를 접한 후 전류를 흘려 열의 발생을 편중되게 하고 이를 방열판, 냉각팬, 수냉 등을 통하여 냉각시키는 냉각 시스템으로 널리 사용된다.

[0006] 그러나, 기존의 박막형 열전소자는 수직형 구성되어 방열판이나 팬으로 열을 배출하므로 모바일 기기와 같은 소형 전기 제품에 공간적 제약으로 사용이 어려운 문제점이 있다. 또한, 국소 열점에 집중적인 냉각이 힘들다.

[0007] 이에 따라, 본 명세서의 도 1과 같이 대한민국 등록특허공보 제10-0629679호에서는 회로패턴과 그와 연결되어 접속 패드가 형성된 기관과, 그 기관에 실장된 적어도 하나의 반도체 칩 및 그 반도체 칩 상에서 서로 적층 및 부착된 부분과, 적층된 부분으로부터 각각 반도체 칩의 외측으로 연장되어 DC 파워의 음극과 양극에 대응하는 상기 기관의 접속패드들에 부착된 부분을 가지며, 상기 접속패드들로부터 DC 파워를 공급받는 P형 물질판과 N형 물질판을 갖는 열전 냉각 소자를 포함하는 열전 냉각 소자를 갖는 반도체 칩 패키지가 공지되어 있다.

[0008] 그러나, 이 역시 P형 물질판과 N형 물질판이 수직으로 적층되어 공간적 제약이 비교적 큰 모바일 기기, 웨어러블 기기와 같은 소형 전자 제품에 적용에 한계가 있는 문제점이 있다.

선행기술문헌

특허문헌

[0009] (특허문헌 0001) 대한민국 등록특허공보 제10-0629679호(2006.09.22)

발명의 내용

해결하려는 과제

[0010] 상술한 바와 같은 문제점을 해결하기 위하여, 본원발명에서는 p형 반도체와 n형 반도체를 수평으로 배치하여 기관과 수평한 온도차이를 형성하며 박막형태의 열전소자를 구비하여 모바일 기기, 웨어러블 기기와 같은 소형 전자 제품에 적용이 유리한 온칩 열전소자를 구비한 메모리 칩 패키지를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0011] 목적을 달성하기 위한 구성으로는 온칩 열전소자를 구비한 메모리 칩 패키지에 있어서, 접속 패드가 형성되는 기관과 상기의 접속 패드와 연결되는 적어도 하나 이상의 칩 패드와 상측에 패시베이션이 구비되어 상기의 기관에 실장되는 메모리 칩과 상기의 메모리 칩 상측에 구비되는 복수 개의 p형 반도체 및 n형 반도체가 전극에 의하여 직렬 연결되며, p형 반도체 및 n형 반도체의 바이어스 전극이 각각 상기의 칩 패드와 연결되는 열전소자로 이루어지는 것을 특징으로 하는 온칩 열전소자를 구비한 메모리 칩 패키지이다.

[0012] 본 발명의 다른 특징으로는 상기의 p형 반도체와 n형 반도체는 방사형으로 교대 배치되며, 상기의 p형 반도체와 n형 반도체는 내 측에서 외 측으로 갈수록 면적이 커진다.

[0013] 본 발명의 또 다른 특징으로는 상기의 기관 하부에는 솔더 볼이 구비되며, 상기의 메모리 칩 및 열전소자 상측에는 몰드 콤파운드에 의하여 코팅되며, 상기의 p형 반도체는 Sb₂Te₃를, n형 반도체는 Bi₂Te₃를 박막 증착하여 형성되며 두께는 각각 9 ~ 10 μ m로 한다.

발명의 효과

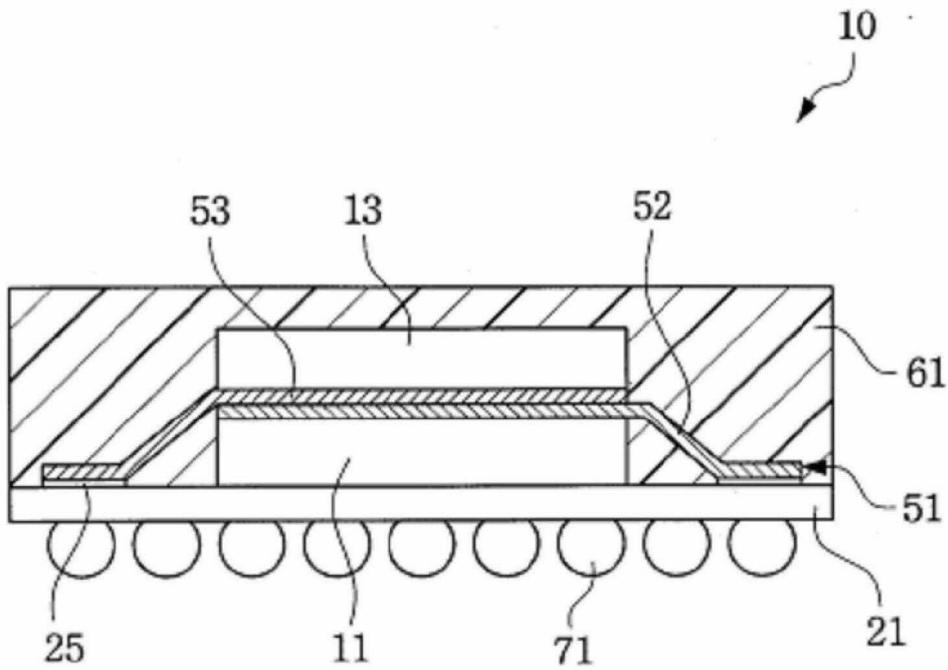
[0014] 상기한 바와 같이, 본 발명에 따른 온칩 열전소자를 구비한 메모리 칩 패키지는 수평형 박막 구조의 열전소자로 인하여 실장성이 향상되며, 방사형으로 메모리 칩의 집중된 열을 보다 효율적으로 냉각시킬 수 있는 효과가 있다.

[0015] 그리고, 메모리 칩의 메탈 오픈 패드와 열전소자의 전극을 바이어스 패스로 공용 사용하여 보다 콤팩트한 메모리

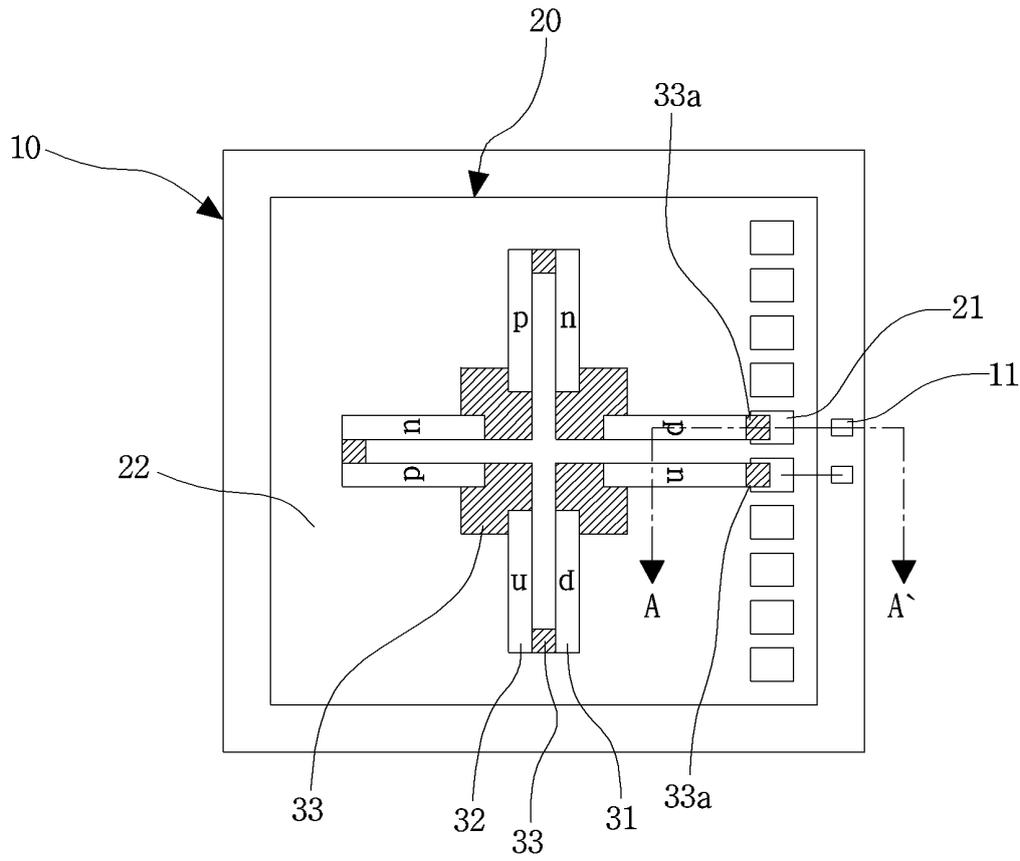
- 12. 솔더 볼
- 20. 메모리 칩
- 21. 칩 패드
- 22. 패시베이션
- 30. 열전소자
- 31. p형 반도체
- 32. n형 반도체
- 33. 전극
- 33a. 바이어스 전극
- 40. 몰드 콤파운드

도면

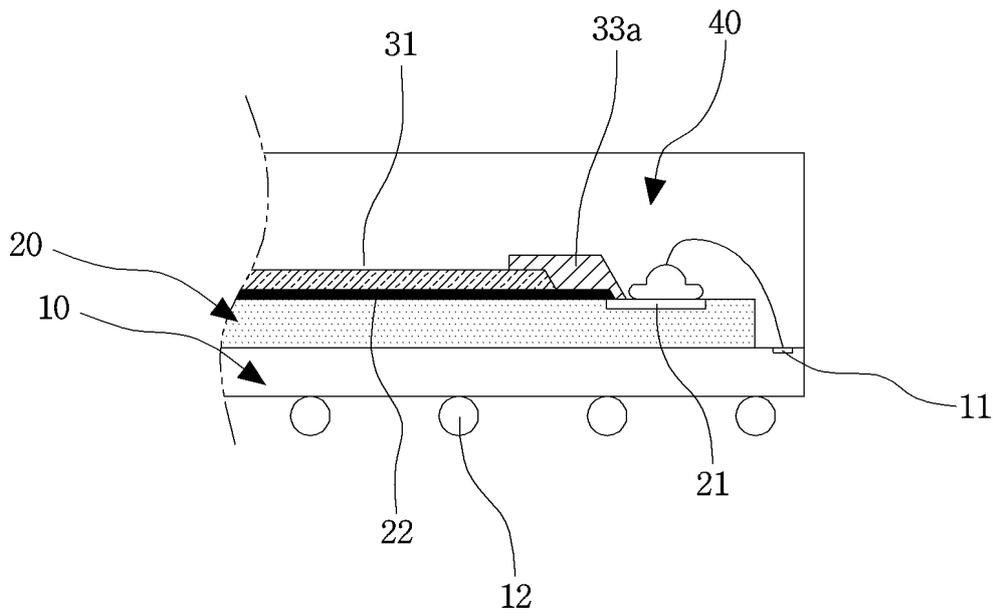
도면1



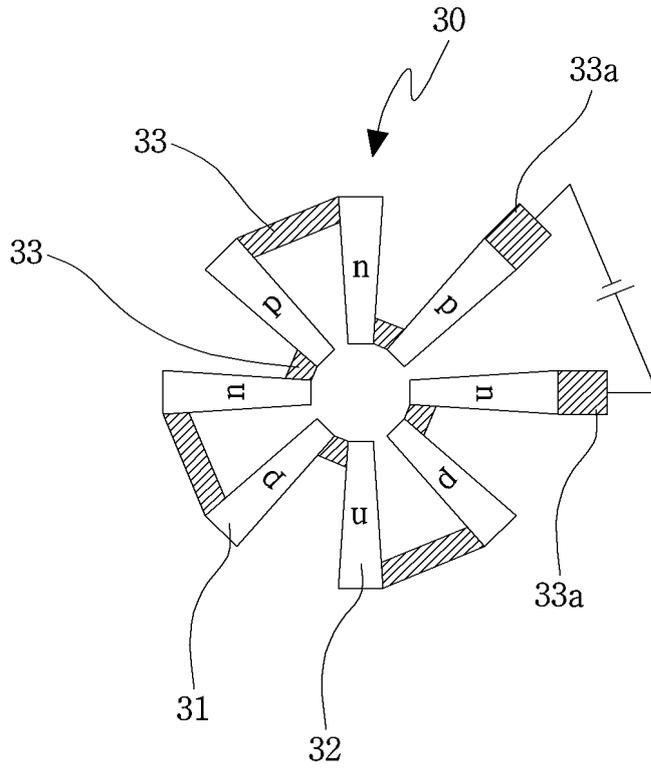
도면2



도면3



도면4



도면5

